

[92/A-26]
09

Seat No : _____

No. of Printed Pages : 03

SARDAR PATEL UNIVERSITY

Vallabh Vidyanagar - 388120

B. Sc. (3rd Semester) Examination - 2019

USO3CPHY22 (Basic Solid State Electronics)

Day and Date: Tuesday, 26/11/2019

Time: 02:00 pm to 05:00 pm

Maximum Marks: 70

પ્રશ્ન ૧ નીચે આપેલા બહુવૈકલ્પિક પ્રશ્નોના સાચા જવાબ લખો.

[10]

- ૧ એમ્પ્લીફાયરમાં મૂળભૂત ઘટક તરીકે _____ વપરાય છે.
a) ટ્રાન્ઝીસ્ટર
b) અવરોધ
c) ડાયોડ
d) ઇન્કટર
- ૨ _____ એ કલેક્ટરથી બેઝ બાયસ (bias) સર્કિટનું બીજું નામ છે.
a) એમીટર બાયસ
b) વોલ્ટેજ ફીડબેક બાયસ
c) વોલ્ટેજ ડિવાઈડર (વિભાજક)
d) ફિક્સ બાયસ બાયસીંગ
- ૩ ઈનપુટ સિગ્નલનો કંપવિસ્તાર જે ઇલેક્ટ્રોનિક ઉપકરણ વધારે છે તેને _____ કહે છે.
a) સંગ્રાહક (કેપેસિટર)
b) ઝેનર ડાયોડ
c) એમ્પ્લીફાયર
d) વેરેકટર ડાયોડ
- ૪ ટ્રાન્ઝીસ્ટરમાં _____ એચ (h) (hybrid) પેરામીટર હોય છે.
a) ૧૦
b) ૮
c) ૬
d) ૪
- ૫ એક એમ્પ્લીફાયરમાં ઈનપુટ વોલ્ટેજ ૨૦ મિલિ વોલ્ટ (mV) અને વોલ્ટેજ લબ્ધિ (gain) (A_v) ૫ હોય તો આઉટપુટ વોલ્ટેજ _____ મિલિ વોલ્ટ (mV) થશે.
a) ૧૦૦
b) ૪
c) ૦.૨૫
d) ૨૦
- ૬ _____ આવૃત્તિ ઉત્પન કરે છે.
a) અવરોધ
b) ઓસિલેટર
c) એમ્પ્લીફાયર
d) ડાયોડ
- ૭ આઉટપુટના સિગ્નલનો થોડો ભાગ પરિપથના ઈનપુટમાં આપવાની ક્રિયાને _____ કહે છે.
a) એમ્પ્લીફિકેશન
b) એટેન્યુએશન
c) ફીડબેક
d) સ્ટેબીલાઈઝેશન
- ૮ વેઈન બ્રીજ ઓસિલેટરથી _____ આવૃત્તિ વાળું સિગ્નલ ઉત્પન થાય છે.
a) ૧ MHz થી વધુ
b) ૧૦ KHz થી ૧ MHz
c) ૧૦ Hz થી ૧ KHz
d) ૧૦ Hz થી ૧ MHz

- ૯ આદર્શ JFETમાં ઈનપુટ અવરોધ _____ જેટલો હોય છે.
- a) ૧૦૦ના ગુણાંકમાં મેગા ઓહ્મ્સ b) ૧૦૦૦ના ગુણાંકમાં મેગા ઓહ્મ્સ
c) ૧૦૦ના ગુણાંકમાં કિલો ઓહ્મ્સ d) ૧૦૦ના ગુણાંકમાં ગીગા ઓહ્મ્સ
- ૧૦ JFETને ઘણીવાર _____ પણ કહે છે.
- a) રેખીય ઉપકરણ b) વર્ગીય ઉપકરણ (suar-law device)
c) ઓસીલેટર d) અવરોધ

પ્રશ્ન ૨ ટૂંકમાં ઉત્તર આપો (કોઈપણ દસ)

[૨૦]

- ૧ CE એમ્પ્લીફાયરનો મૂળભૂત પરિપથ દોરો.
- ૨ DC લોડ લાઈન એટલે શું?
- ૩ PNP ટ્રાન્ઝીસ્ટરના બાયસીંગ પરિપથ વિશે ટૂંકનોંધ લખો.
- ૪ ટ્રાન્સફોર્મર કપ્લીંગ વિશે ટૂંકમાં જણાવો.
- ૫ કરંટ લબ્ધિ (gain) અને પાવર લબ્ધિ (gain) વ્યાખ્યાયિત કરો.
- ૬ બહુસ્તરીય એમ્પ્લીફાયરની જરૂરિયાત સમજાવો.
- ૭ ફીડબેક એટલે શું? શ્રેણી-કરંટ ફીડબેક વાળો પરિપથ દોરો.
- ૮ ઋણ ફીડબેક કઈ રીતે ફાયદાકારક છે?
- ૯ RC ઓસીલેટરનો મૂળભૂત સિદ્ધાંત સમજાવો.
- ૧૦ સ્વયંસંચાલિત લબ્ધિ (gain)ના નિયમન વિશે ટૂંકમાં લખો.
- ૧૧ JFETના સંદર્ભમાં મલ્ટીપ્લેક્સીંગ સમજાવો.
- ૧૨ CMOS વિશે નોંધ લખો.

પ્રશ્ન ૩ [અ] જરૂરી ડાયાગ્રામ સાથે અંદાજિત (approximate) પૃથક્કરણ (analysis)થી વોલ્ટેજ ડિવાઈડર બાયસીંગ પરિપથ સમજાવો. [૦૬]

[બ] ફિક્સ બાયસ પરિપથ વિશે ટૂંકનોંધ લખો. [૦૪]

OR

[ક] જરૂરી ડાયાગ્રામ સાથે ચોક્કસ (accurate) પૃથક્કરણ (analysis)થી વોલ્ટેજ ડિવાઈડર બાયસીંગ પરિપથ સમજાવો. [૦૬]

[ડ] કલેક્ટરથી બેઝ બાયસ પરિપથ વિશે નોંધ લખો. [૦૪]

Que 4 [અ] સીધા (direct) કપ્લીંગ વિશે વિસ્તૃત ચર્ચા કરો. [૦૬]

[બ] ડેસીબેલ સમજાવો. dB કેમ વપરાય છે? [૦૪]

OR

[ક] h (hybrid)-પેરામીટર (parameter) સમકક્ષ પરિપથ વિશે નોંધ લખો. [૦૬]

[ડ] બહુસ્તરીય એમ્પ્લીફાયરની લબ્ધિ (gain) વિશે નોંધ લખો. [૦૪]

- Que 5** [અ] શ્રેણી-વોલ્ટેજ ફીડબેકવાળા એમ્પ્લીફાયરનો પરિપથ દોરો. ફીડબેક [૦૬]
એમ્પ્લીફાયરના વોલ્ટેજ લબ્ધિ (gain)નું જરૂરી સુત્ર તારવો.
[બ] જરૂરી ડાયાગ્રામ સાથે ફેઝ શિફ્ટ ઓસીલેટર વિશે ટૂંકનોંધ લખો. [૦૪]

OR

- [ક] ઓસીલેટર વર્ગીકૃત કરો. હાર્ટલે ઓસીલેટર જરૂરી ડાયાગ્રામ સાથે સમજાવો. [૦૬]
[ડ] લબ્ધિ (gain)ના સ્થિરીકરણ (stabilization) વિશે નોંધ લખો. [૦૪]

- Que 6** [અ] ઓહીક અને સક્રિય વિસ્તારમાં JFETનું બાયસીંગ સમજાવો. [૦૬]
[બ] JFETના ઉપયોગો લખો તથા JFETનો વોલ્ટેજ સંચાલિત અવરોધ તરીકેનો ઉપયોગ સમજાવો. [૦૪]

OR

- [ક] એન્હાન્સમેન્ટ મોડ MOSFET વિશે નોંધ લખો. [૦૬]
[ડ] ટ્રાન્સકન્ડક્ટન્સ એટલે શું? JFETના ટ્રાન્સકન્ડક્ટન્સ અને ડ્રેઈન વક્ર (curve) વિશે સમજાવો. [૦૪]

~~————— X —————~~
(3)

Que 2 Short Questions (Attempt Any Ten)

[20]

- 1 Draw only basic CE amplifier circuit.
- 2 What is DC load line?
- 3 Write a note on PNP transistor biasing circuit.
- 4 Explain briefly what transformer coupling is.
- 5 Define: Current gain and power gain.
- 6 Explain need of multistage amplifier.
- 7 What is feedback? Draw series-current feedback network.
- 8 How negative feedback is advantageous?
- 9 Explain basic principles of RC oscillators.
- 10 Write briefly on automatic gain control.
- 11 Explain multiplexing with respect to JFET.
- 12 Write on CMOS.

Que 3 [A] With necessary circuit diagram, explain approximate analysis of voltage divider biasing circuit. [06]

[B] Explain fixed bias circuit. [04]

OR

[C] With necessary circuit diagram, explain accurate analysis of voltage divider biasing circuit. [06]

[D] Write a note on collector to base bias circuit. [04]

Que 4 [A] Give an account of direct coupling. [06]

[B] Explain decibel. Why dB is used? [04]

OR

[C] Write a note on h (hybrid) parameter equivalent circuit. [06]

[D] Write on gain of a multistage amplifier. [04]

Que 5 [A] Draw series-voltage feedback amplifier circuit. Derive an equation for voltage gain of feedback amplifier. [06]

[B] Write a note on phase shift oscillator with necessary circuit diagram. [04]

OR

[C] Give classification of an oscillator. Explain Hartley oscillator with necessary diagram. [06]

[D] Write a note on stabilization of gain. [04]

Que 6 [A] Explain biasing of JFET in ohmic region and active region. [06]

[B] Enlist applications of JFET. Explain JFET as a voltage controlled resistance. [04]

OR

[C] Write a note on enhancement-mode MOSFET. [06]

[D] What is transconductance? Explain JFET transconductance curve and JFET drain curve. [04]